



中华人民共和国国家军用标准

FL 1231

GJB 7295—2011

军用卫星通信跳频模块通用接口要求

**Requirements for the general interface of military
satellite communication frequency hopping module**

2011-05-25 发布

2011-08-01 实施

中国人民解放军总装备部 批准

前 言

本标准的附录 A 是规范性附录。

本标准由中国人民解放军总参谋部通信部提出。

本标准起草单位：中国人民解放军总参谋部第六十三研究所，中国电子科技集团公司第五十四研究所、国营 714 厂、国营 760 厂。

本标准主要起草人：陆锐敏、马金岭、叶淦华、吕 蓉、黄 炜、顾永红、李永超、张俊祥、贾 鹏、邓 斌。

军用卫星通信跳频模块通用接口要求

1 范围

本标准规定了军用卫星通信跳频模块通用接口要求。

本标准适用于军用卫星通信跳频模块的设计、研制、生产、检验和使用。

2 术语、定义和缩略语

2.1 术语和定义

下列术语和定义适应于本标准。

2.1.1 跳频密钥 **frequency hopping key**

一个随机的二进制数，是参加跳频图案运算的参数之一。

2.1.2 实时时间 **Time of Day (TOD)**

与标准时间对应的一个二进制数，是参加跳频图案运算的参数之一。

2.1.3 非线性运算 **nonlinear operation**

从一个确定的二进制数到另一个伪随机二进制数的变换过程。

2.2 缩略语

CPLD——可编程逻辑器件；

FPGA——现场可编程门阵列；

LSB——最低有效位；

MSB——最高有效位；

PRG——伪随机序列发生器；

TOD——实时时间；

VerilogHDL——Verilog 硬件描述语言；

VHDL——VHSIC 硬件描述语言。

3 一般要求

3.1 工作环境

工作环境要求如下：

- a) 软件描述语言建议采用 VHDL 或 VerilogHDL；
- b) 运行载体使用规模 FPGA/CPLD 器件，既可以运行在单独的一片 FPGA/CPLD 中，也可以共用其他硬件中的 FPGA/CPLD，其容量应满足跳频图案运算的复杂性；
- c) 物理尺寸可结合 FPGA/CPLD 的容量和引脚数量，根据系统的应用要求选用不同型号的 FPGA/CPLD。

3.2 接口方式

军用卫星通信跳频模块(以下简称跳频模块)的数据输入与输出具有同步串行接口和通用并行总线接口二种接口，其中：

- a) 同步串行接口的接口信号线主要由串行时钟线、入串行数据线、出串行数据线和数据使能信号线组成；
- b) 通用并行总线接口的接口信号线由控制总线(读信号、写信号、片选信号)、数据总线、地址总线组成。